

# BUNDESREPUBLIK DEUTSCHLAND

---



## Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

**Aktenzeichen:** 101 49 907.8

**Anmeldetag:** 10. Oktober 2001

**Anmelder/Inhaber:** Infineon Technologies AG, 81669 München/DE

**Bezeichnung:** Spannungsregler mit Frequenzgangkorrektur

**Priorität:** 27.07.2001 DE 101 36 715.5

**IPC:** G 05 F 1/56

**Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.**

München, den 26. Februar 2004  
**Deutsches Patent- und Markenamt**  
**Der Präsident**  
Im Auftrag

  
Freig

## Beschreibung

### Spannungsregler mit Frequenzgangkorrektur

- 5 Die Erfindung betrifft einen Spannungsregler nach der Gattung des Oberbegriffs von Anspruch 1.

Elektronische Systeme auf Silizium erfordern häufig die Bereitstellung von unterschiedlich hohen Betriebsspannungen  
10 (IO-Bereich, digitaler Core und Analogschaltungen).

Falls aus einer gegebenen Versorgungsspannung eine Betriebsspannung von geringerem Pegel zu generieren ist, kommen diskrete Spannungsregler als zusätzliche Bauelemente zum Einsatz.  
15 Diese sind wegen hoher Kosten und zusätzlicher Steuerleitungen nicht immer wünschenswert, können jedoch kostensparend neben dem System auf Silizium integriert werden.

Spannungsregler als solche sind im Stand der Technik bekannt  
20 und beschrieben z.B. in Funke, R.; Liebscher, S.: "Grundschaltungen der Elektronik", Verlag Technik, Berlin 1983, S. 24 bis 34 oder in Lindner, H.; Brauer, H.; Lehmann, C.: "Elektrotechnik - Elektronik", Fachbuchverlag Leipzig 1983, S. 591 bis 605. Ferner sei, insbesondere zu Fragen mathematisch-physikalischer Details der Spannungsregelungstechnik,  
25 an dieser Stelle ausdrücklich verwiesen auf den Artikel "Optimized Frequency-Shaping Circuit Topologies for LDO's" von G. A. Rincon-Mora und P. E. Allen in IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS - II: ANALOG AND DIGITAL SIGNAL  
30 PROCESSING, Vol. 45 (1998), No. 6, S. 703 bis 708.

Aufgrund von Stabilitätsproblemen ist die Realisierung von integrierten Spannungsreglern jedoch nicht trivial. Dasselbe technische Stabilitätsproblem tritt darüber hinaus auch bei  
35 diskreten Spannungsregler-Bausteinen auf.

Die eben erwähnten Stabilitätsprobleme sollen im Folgenden kurz erläutert werden. Es wird Bezug genommen auf Fig. 2, welche allgemein ein Schema eines aus dem Stand der Technik bekannten Spannungsreglers 12 zeigt. Im Allgemeinen finden  
5 sich in Spannungsregelkreisen folgende Komponenten: eine Referenzspannung  $U_{ref}$ , ein Regelverstärker 1, z. B. ausgebildet als Operationsverstärker, ein Regeltransistor Q, der z. B. ein FET- oder ein Bipolartransistor sein kann, wobei der Regeltransistor Q in Fig. 2 als gesteuerte Stromquelle skiz-  
10 ziert ist. Ferner gehört zu einem allgemeinen Spannungsregelkreis eine Last, die gemäß Fig. 2 einen Lastwiderstand  $R_L$ , eine externe Pufferkapazität  $C_L$  und, zumindest in bestimmten Fällen, einen internen Spannungsteiler  $R_1$ ,  $R_2$  umfaßt. Die Pufferkapazität  $C_L$  kann auch eine rein parasitäre Kapazität  
15 sein.

Die Gleichspannungsverstärkung einer offenen Regelschleife im Kleinsignalbereich setzt sich aus mehreren Faktoren zusammen. Die Gleichspannungsverstärkung des Regelverstärkers 1 liegt  
20 im Bereich zwischen 40 und 60 dB. Dieser Betrag resultiert aus den Anforderungen an die statische Regelabweichung. Der Regeltransistor Q liefert in Verbindung mit dem Lastwiderstand  $R_L$  und dem Spannungsteiler  $R_1$ ,  $R_2$  einen Beitrag im Bereich zwischen 0 und 30 dB zur Verstärkung, und zwar abhängig  
5 von dem verwendeten Transistor Q, dem ohmschen Lastwiderstand  $R_L$  und der Versorgungsspannung.

Fig. 3 zeigt sowohl ein Blockbild einer geschlossenen Regelschleife als auch ein Blockbild einer offenen Regelschleife.  
30 Die Übertragungsfunktion der offenen Regelschleife, welche manchmal auch als "offene Schleifenübertragungsfunktion" bezeichnet wird, weist Pole bzw. Polfrequenzen auf. Als Polfrequenz  $f_p$  ist in der Regelungstechnik ganz allgemein die Grenzfrequenz einer Tiefpaß-Übertragungsfunktion vom Typ  
35  $1/(1 + s/p)$  definiert, an der eine Dämpfung um 3 dB und eine Phasennachdrehung um 45 Grad erfolgen. Ein weiterer wichtiger Begriff in diesem Zusammenhang ist der Begriff "Transitfre-

quenz". Als Transitfrequenz  $f_t$  bezeichnet man in der Spannungsregelungstechnik die 0 dB - Grenzfrequenz einer Übertragungsfunktion. Bei der Transitfrequenz  $f_t$  werden Signale in ihrem Betrag nicht verstärkt oder abgeschwächt. Die Transitfrequenz wird in der englischen Literatur auch als "unity gain frequency (UGF)" bezeichnet. Für weitere mathematisch-physikalische Details der Spannungsregelungstechnik wird nochmals ausdrücklich verwiesen auf den bereits oben genannten Artikel "Optimized Frequency-Shaping Circuit Topologies for LDO's" von G. A. Rincon-Mora und P. E. Allen in IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS - II: ANALOG AND DIGITAL SIGNAL PROCESSING, Vol. 45 (1998), No. 6, S. 703 bis 708.

Pole in der offenen Schleifenübertragungsfunktion sind folgende:

Der Regelverstärker 1 weist einen dominanten Pol  $f_{p0}$  auf, dessen Frequenz innerhalb bestimmter Grenzen plaziert werden kann, wobei eine Abhängigkeit von der Eingangskapazität des Regeltransistors Q und dem zulässigen Stromverbrauch des Regelverstärkers 1 besteht.

Der Regeltransistor Q in Verbindung mit dem Lastwiderstand  $R_L$  und der Lastkapazität (Pufferkapazität)  $C_L$  liefert einen variablen Pol  $f_{p1}$ , dessen Lage lastabhängig um mehrere Dekaden variieren kann. Im Frequenzbereich  $\gg 1$  MHz liegen parasitäre Pole des Regelverstärkers 1 ( $f_{p2}$  und weitere).

Die Übertragungsfunktion der offenen Regelschleife im s-Bereich lautet

$$L(s) = \frac{A_0}{(1 + s/sp_0)(1 + s/sp_1)(1 + s/sp_2)}.$$

Dabei ist der Pol des Regelverstärkers 1  $sp_0$ . Für den Lastpol  $sp_1$  gilt

$$sp1 \sim \frac{1}{CL \cdot RL_{ges}}$$

wobei unter Vernachlässigung des Ausgangswiderstands des Regeltransistors Q

5

$RL_{ges} \sim (RL \parallel (R1+R2))$  ist.

Dabei bezeichnet  $sp2$  den parasitären Pol und der Ausdruck  $(\cdot \parallel \cdot)$  bezeichnet den Widerstand, der durch eine Parallelschaltung der zu beiden Seiten des Symbols  $\parallel$  angegebenen Widerstände bewirkt wird.

10

Desweiteren gilt

15

$$sp = 2 \cdot \pi \cdot fp$$

$$sz = 2 \cdot \pi \cdot fz$$

( $fp$  - Polfrequenz,  $fz$  - Frequenz, bei der die Übertragungsfunktion eine Nullstelle hat)

20

Die hohe Gleichspannungsverstärkung  $A0$  in Verbindung mit mehreren Polen bewirkt, daß die Phase der offenen Schleifenübertragungsfunktion bei Erreichen der Transitfrequenz  $ft$  um  $180^\circ$  und mehr verschoben sein kann. Dies ist in Fig. 4 mit der Kurve für den unkorrigierten Frequenzgang dargestellt.

25

Zusammenfassend ergibt sich also ein Stabilitätsproblem dahingehend, daß durch den Einfluß von mehreren Polen  $fp0$ ,  $fp1$  und  $fp2$  in Verbindung mit der hohen Verstärkung  $A0$  die Phasenreserve der offenen Regelschleife unzulässige Werte um  $0^\circ$  erreichen kann.

30

Aus dem Stand der Technik sind verschiedene Lösungsansätze zur Überwindung dieses Stabilitätsproblems durch Frequenzgangkorrektur bekannt, wobei alle bekannten Lösungsansätze spezifische Nachteile aufweisen.

35

Ganz generell ist Ziel der Frequenzgangkorrektur, eine Phasenreserve der offenen Regelschleife von  $> 45^\circ$  zu erreichen.

Ein Lösungsansatz nach dem Stand der Technik besteht in der Verwendung eines integrierenden Regelverstärkers. Die Transitfrequenz  $f_t$  des Systems wird dabei durch Realisierung von sehr niedriger  $f_{p0}$  weit unter dem Wirkungsbereich der Pole  $f_{p1}$  und  $f_{p2}$  plaziert. Nachteilig hierbei ist jedoch eine langsame Regelung. Es sind große integrierte Kapazitäten notwendig, um die geringe  $f_{p0}$  zu erreichen.

Nach einem anderen Lösungsansatz aus dem Stand der Technik wird ein Regelverstärker mit großer Bandbreite verwendet. Hier wird  $f_{p0}$  sehr viel größer als  $f_t$  realisiert. Nachteilig hierbei ist jedoch der hohe Stromverbrauch des Regelverstärkers. Bei hoher Transitfrequenz des Systems können parasitäre Pole wie  $f_{p2}$  die Phasenreserve weiter verschlechtern.

Ein weiterer, an sich aus dem Stand der Technik bereits bekannter Lösungsansatz ist die Realisierung von Nullstellen in der offenen Schleifenübertragungsfunktion. Wie in Fig. 4 dargestellt, hebt eine Nullstelle an der Frequenz  $f_{z1}$  in der offenen Schleifenübertragungsfunktion  $L(s)$  die Phasendrehung eines Poles auf.  $f_{z1}$  wird sinnvollerweise kleiner als  $f_t$  gewählt.

Aus dem Stand der Technik sind verschiedene Realisierungsmöglichkeiten einer Nullstelle in der offenen Schleifenübertragungsfunktion bekannt. So kann eine Nullstelle durch externe Beschaltung des Spannungsreglers mit passiven Bauelementen erzeugt werden. Nachteilig hierbei sind jedoch die hohen Kosten der externen Bauelemente.

Desweiteren kann eine Nullstelle in der offenen Schleifenübertragungsfunktion durch integrierte aktive Filter erzeugt werden. Dies erfordert jedoch nachteiligerweise einen zusätzlichen Stromverbrauch.

Die ferner aus dem Stand der Technik bekannte Erzeugungsmöglichkeit einer Nullstelle durch sogenannte "feed forward" Techniken hat den Nachteil schwer abschätzbarer Nebeneffekte der Schaltung.

Nach einer weiteren bereits bekannten Variante, welche den in Bezug auf die Erfindung gattungsgemäßen Stand der Technik bildet, wird die Nullstelle in der offenen Schleifenübertragungsfunktion dadurch realisiert, daß man einen internen Serienwiderstand in den Lastkreis des Spannungsreglers einbringt. Eine Schaltung, welche unter den für die Erfindung gattungsbildenden Stand der Technik fällt, ist in Fig. 5 gezeigt.

Der Spannungsregler 13 gemäß Fig. 5 weist einen Regelverstärker 1 auf. Dieser hat zwei Eingänge 3, 4 und einen Ausgang 5. Ferner weist der Spannungsregler 13 nach Fig. 5 eine gesteuerte Stromquelle Q und einen Spannungsreglerausgang 6 zur Bereitstellung einer geregelten Ausgangsspannung  $U_{aus}$  auf. Die gesteuerte Stromquelle Q kann z. B. ein Transistor (FET oder Bipolartransistor) sein.

Der erste Eingang 3 des Regelverstärkers 1 ist an eine Referenzspannungsquelle  $U_{ref}$  angeschlossen. Der zweite Eingang 4 des Regelverstärkers 1 ist an einen elektrischen Rückkopplungspfad, der außerhalb des Regelverstärkers 1 vom Ausgang 5 des Regelverstärkers 1 über die gesteuerte Stromquelle Q zum zweiten Eingang 4 des Regelverstärkers 1 führt, angeschlossen. Zwischen der gesteuerten Stromquelle Q und dem zweiten Eingang 4 des Regelverstärkers 1 zweigt am in Fig. 5 mit "A" bezeichneten Knoten vom elektrischen Rückkopplungspfad ein elektrischer Ausgangspfad zum Spannungsreglerausgang 6 ab. In dem elektrischen Ausgangspfad ist zwischen der Abzweigung A und dem Spannungsreglerausgang 6 seriell ein interner ohmscher Widerstand RZ angeordnet. Dieser interne ohmsche Wider-

stand RZ wird auch gelegentlich als "Serienwiderstand im Lastkreis" bezeichnet.

Der in Fig. 5 dargestellte Spannungsregler 13 weist darüber hinaus eine Spannungsteilerschaltung R1, R2 auf, welche jedoch optional ist und, wie alle mit Bezug auf Fig. 5 beschriebenen Schaltungsdetails mit Ausnahme des internen ohmschen Widerstands RZ, in Bezug auf die vorliegende Erfindung nicht zu den obligatorischen gattungsbildenden Merkmalen gehört.

Die Einbringung des Serienwiderstandes RZ in den Lastkreis bewirkt in Verbindung mit der externen Pufferkapazität CL, die auch eine rein parasitäre Kapazität sein kann, eine Nullstelle in der offenen Regelschleife.

$$f_z = CL \cdot RZ / (2 \cdot \pi)$$

Damit wird  $L(s) = \frac{A0 \cdot (1 + s/sz0)}{(1 + s/sp0)(1 + s/sp1)(1 + s/sp2)}$ .

20

Durch geeignete Wahl von  $f_z$  kann für einen großen Lastwiderstandsbereich eine ausreichende Phasenreserve erreicht werden.

Die Vorteile der vorgehend beschriebenen Art der Frequenzkompensation bestehen darin, daß parasitäre Impedanzen ESR (ESR = equivalent series resistance / Serieller Äquivalenzwiderstand) im externen Lastkreis (siehe Fig. 6) die Regelstrecke nur noch geringfügig beeinflussen können, da der interne ohmsche Widerstand RZ über diese parasitären Impedanzen ESR im Lastkreis dominiert. Ein Mindest-ESR für eine externe Kapazität ist bei der vorgehend beschriebenen Art der Frequenzkompensation nicht nötig, da ein interner Widerstand (interner ohmscher Widerstand RZ) garantiert ist. Desweiteren genügt zur Realisierung der Nullstelle ein passives Bauelement, nämlich der genannte interne ohmsche Widerstand RZ, welcher so-



gar integriert sein kann und sich somit im Vergleich zu den anderen aus dem Stand der Technik bekannten Lösungen stromsparend auswirkt. Außerdem ist die Frequenz  $f_z$ , bei der die Übertragungsfunktion eine Nullstelle hat, gut reproduzierbar und nur von der Größe des genannten internen ohmschen Widerstandes  $R_Z$  und der Pufferkapazität  $C_L$ , nicht jedoch von Transistorparametern und Betriebsspannungen abhängig.

Trotz dieser schon sehr bedeutenden Vorteile hat die zuletzt beschriebene Lösung des Stabilitätsproblems nach dem Stand der Technik den Nachteil einer vom Laststrom  $I$  abhängigen Fehlspannung  $U_f$  durch Spannungsabfall an dem genannten internen ohmschen Widerstand  $R_Z$  mit  $U_f = I \cdot R_Z$ . Darüber hinaus ist die Integration des internen ohmschen Widerstands  $R_Z$  problematisch, da dieser einen sehr geringen Wert und gleichzeitig große Strombelastbarkeit aufweisen muß.

Der Erfindung liegt daher die Aufgabe zugrunde, ausgehend von dem gattungsgemäßen Spannungsregler einen Spannungsregler bereitzustellen, der bei gleichbleibend guter Stabilität mit ausreichender Phasenreserve das vorstehend beschriebene Fehlspannungsproblem überwindet.

Erfindungsgemäß wird diese Aufgabe gelöst durch einen Spannungsregler nach Anspruch 1. Die Überwindung des Fehlspannungsproblems erfolgt bei dem erfindungsgemäßen Spannungsregler durch Fehlspannungskompensation. Dazu wird die Regelung sowohl vor als auch hinter dem internen ohmschen Widerstand abgegriffen und der Spannungsregler derart ausgelegt, daß in unterschiedlichen Frequenzbereichen unterschiedliche Regelpfade wirken. Konkret ausgedrückt in den Termini von Anspruch 1 bedeutet dies: Die Fehlspannung wird für den Frequenzbereich unterhalb der vorbestimmten Frequenz durch Abgriff am zweiten Punkt, also zwischen dem internen ohmschen Widerstand und dem Spannungsreglerausgang, ausgeregelt und ist somit an der externen Last nicht meßbar. Für den Frequenzbereich oberhalb der vorbestimmten Frequenz wird durch

Abgriff am ersten Punkt, welcher vom zweiten Punkt durch den internen ohmschen Widerstand getrennt ist, geregelt, wodurch die Nullstelle an  $f_z$  wirksam wird und die Phasenvordrehung (Frequenzgangkorrektur) gewährleistet.

5

Vorteilhafte und bevorzugte Ausführungsformen des erfindungsgemäßen Spannungsreglers sind Gegenstand der Ansprüche 2 bis 15.

10 Bei der bevorzugten Ausführungsform des erfindungsgemäßen Spannungsreglers nach Anspruch 2 wird die Fehlspannungskompensation mittels einer Frequenzweiche 2 im Rückkopplungspfad realisiert.

15 Bei der bevorzugten Ausführungsform des erfindungsgemäßen Spannungsreglern nach Anspruch 3 sind die Koppelfaktoren der Frequenzweiche 2 so gewählt, daß kein zusätzlicher Pol um die Weichenfrequenz  $f_w$  entstehen kann.

20 Die ganz besonders bevorzugte Ausführungsform des erfindungsgemäßen Spannungsreglers nach Anspruch 8 eignet sich insbesondere für die Ausführung als integrierte Schaltung, da die  $N$  Einzelwiderstände jeweils einzeln gesehen nur eine geringe Strombelastbarkeit von  $I/N$  aufweisen müssen.

5

Durch die bei der besonders bevorzugten Ausführungsform des erfindungsgemäßen Spannungsreglers nach Anspruch 13 erfolgende Aufnahme der sonst rein externen Pufferkapazität in den Spannungsregler selbst kann die Frequenz, bei der die Übertragungsfunktion eine Nullstelle hat, gezielter beeinflusst werden.

30

Bei der ebenfalls besonders bevorzugten Ausführungsform des erfindungsgemäßen Spannungsreglers nach Anspruch 15 wird auch der interne ohmsche Widerstand  $R_Z$  als integriertes Bauelement ausgeführt, was besonders kostengünstig ist.

35

Ausführungsbeispiele des erfindungsgemäßen Spannungsreglers werden nachfolgend anhand von Figuren erläutert. Es zeigt:

Fig. 1 ein schematisches Schaltbild eines ersten Ausführungsbeispiels eines erfindungsgemäßen Spannungsreglers;

Fig. 2 allgemein ein Schema eines aus dem Stand der Technik bekannten Spannungsreglers ohne Frequenzgangkorrektur;

Fig. 3 Blockbilder einer geschlossenen Regelschleife und einer offenen Regelschleife;

Fig. 4 Beispiele von Frequenzgängen (Verstärkung, Phase) eines Spannungsreglers ohne und mit Frequenzgangkorrektur;

Fig. 5 allgemein ein Schema eines aus dem Stand der Technik bekannten Spannungsreglers mit Frequenzgangkorrektur durch Schaltung eines Serienwiderstandes in den Lastkreis; und

Fig. 6 schematisch ein Schaltbild eines zweiten Ausführungsbeispiels des erfindungsgemäßen Spannungsreglers.

Ein erstes Ausführungsbeispiel eines erfindungsgemäßen Spannungsreglers 10, welches in Fig. 1 dargestellt ist, umfaßt einen als Operationsverstärker ausgebildeten Regelverstärker 1, der zwei Eingänge 3, 4 und einen Ausgang 5 aufweist, eine gesteuerte Stromquelle Q und einen Spannungsreglerausgang 6 zur Bereitstellung einer geregelten Ausgangsspannung  $U_{aus}$ . Die in Fig. 1 nur schematisch dargestellte gesteuerte Stromquelle Q ist im vorliegenden Ausführungsbeispiel ein Transistor, z.B. ein NFET, PFET, npn-Bipolartransistor oder pnp-Bipolartransistor.

Der erste Eingang 3 des Regelverstärkers 1 ist an eine Referenzspannungsquelle  $U_{ref}$  angeschlossen. Der zweite Eingang 4 des Regelverstärkers 1 ist an einen elektrischen Rückkopplungspfad, der außerhalb des Regelverstärkers 1 vom Ausgang 5 des Regelverstärkers 1 über den Transistor Q zum zweiten Eingang 4 des Regelverstärkers 1 führt, angeschlossen. Zwischen dem Transistor Q und dem zweiten Eingang 4 des Regelverstärkers 1 zweigt am in Fig. 1 mit "A" bezeichneten Knoten vom elektrischen Rückkopplungspfad ein elektrischer Ausgangspfad zum Spannungsreglerausgang 6 ab. In diesem elektrischen Ausgangspfad ist zwischen der Abzweigung A und dem Spannungsreglerausgang 6 seriell ein ohmscher Widerstand RZ angeordnet, der im folgenden als "interner ohmscher Widerstand RZ" bezeichnet wird.

Ferner weist das dargestellte Ausführungsbeispiel des erfindungsgemäßen Spannungsreglers 10 eine Frequenzweiche 2 auf, die zwei Eingänge 7, 8 und einen Ausgang C hat. Die Frequenzweiche 2 ist mit ihrem ersten Eingang 7 und ihrem Ausgang C derart seriell in den elektrischen Rückkopplungspfad geschaltet, daß ihr erster Eingang 7 in Richtung der Abzweigung A des elektrischen Ausgangspfades und ihr Ausgang C in Richtung des zweiten Eingangs 4 des Regelverstärkers 1 weist. Der zweite Eingang 8 der Frequenzweiche 2 ist an einen weiteren elektrischen Pfad angeschlossen, der zwischen dem internen ohmschen Widerstand RZ und dem Spannungsreglerausgang 6 bei Punkt B (siehe Fig. 1) vom elektrischen Ausgangspfad abzweigt. Dabei weist der genannte weitere elektrische Pfad im Ausführungsbeispiel des erfindungsgemäßen Spannungsreglers 10 von Fig. 1 eine aus zwei ohmschen Widerständen R1, R2 bestehende Spannungsteilerschaltung auf. Der zweite Eingang 8 der Frequenzweiche 2 ist zwischen den beiden Widerständen R1, R2 der Spannungsteilerschaltung an den weiteren elektrischen Pfad angeschlossen.

Die Frequenzweiche 2 ist so ausgelegt, daß sie Signale mit Frequenzen oberhalb einer vorbestimmten Weichenfrequenz  $f_w$  von ihrem ersten Eingang 7 zu ihrem Ausgang C überträgt.

5 Signale mit Frequenzen unterhalb der vorbestimmten Weichenfrequenz  $f_w$  werden vom zweiten Eingang 8 der Frequenzweiche 2 zu ihrem Ausgang C übertragen. Der jeweils andere interne Pfad der Frequenzweiche 2 ist für Signale aus dem jeweils anderen Frequenzbereich im Wesentlichen gesperrt. Bezogen auf die gewählte Knotenbezeichnung in Fig. 1 bedeutet dies, daß  
10 die Frequenzweiche 2 Signale mit Frequenzen  $\ll f_w$  von B nach C und Signale mit Frequenzen  $\gg f_w$  von A nach C überträgt.

Die Wirkungsweise der Frequenzweiche 2 in der vorliegenden Schaltung ist folgende: Die Fehlspannung  $U_f$  wird für den Frequenzbereich  $\ll f_w$  durch Abgriff an Punkt B ausgeregelt und  
15 ist somit an der Last nicht meßbar. Für den Frequenzbereich  $\gg f_w$  wird durch Abgriff an Punkt A geregelt, wodurch die Nullstelle an  $f_z$  wirksam wird und die Phasenvordrehung (Frequenzgangkorrektur) gewährleistet. Voraussetzung hierfür  
20 ist allerdings, daß  $f_z < f_t$  gewählt wird.

Im Ausführungsbeispiel des erfindungsgemäßen Spannungsreglers von Fig. 1 ist der maximale Koppelfaktor der Frequenzweiche 2 von  $A \rightarrow C$  größer oder zumindest gleich dem maximalen Koppelfaktor der Frequenzweiche 2 von  $B \rightarrow C$  gewählt, um keinen zusätzlichen Pol um  $f_w$  entstehen zu lassen.  
5

Die Frequenzweiche 2 ist im vorliegenden Ausführungsbeispiel schaltungstechnisch als passives RC-Filter realisiert.

30 Fig. 6 zeigt ein zweites Ausführungsbeispiel des erfindungsgemäßen Spannungsreglers 11, bei welchem der Spannungsregler 11 als integrierte Schaltung ausgeführt ist. Bei dem Ausführungsbeispiel des erfindungsgemäßen Spannungsreglers 11 von  
35 Fig. 6 ist der genannte interne ohmsche Widerstand  $R_Z$  mitsamt dem Regeltransistor Q als Parallelschaltung von N Einzelele-

menten mit  $R = R_Z \cdot N$  ausgeführt ( $N > 1$ ), welche für sich nur eine geringe Strombelastbarkeit von  $I/N$  aufweisen müssen.

Die Dimensionierung der Frequenzkompensation bei dem in Fig. 6 dargestellten Ausführungsbeispiel ist folgende: Der integrierte Spannungsregler 11 soll im beschriebenen Ausführungsbeispiel eine Ausgangsspannung  $U_{aus}$  von 1,5 V bei  $I = 0,1$  A Maximalstrom liefern. Die Summe der Spannungsteiler-Widerstände  $R_1 + R_2$  beträgt 150 k $\Omega$ .  $f_{p0}$  des Regelverstärkers 1 sei konstruktionsbedingt 100 kHz. Die geregelte Versorgungsspannung wird mit einer externen Kapazität  $C_L = 1 \mu F$  gestützt. Bei einem weiteren Ausführungsbeispiel des erfindungsgemäßen Spannungsreglers erfolgt diese kapazitive Stützung der geregelten Versorgungsspannung sogar durch eine intern im Spannungsregler angeordnete Kapazität, welche parallel zum an den Spannungsreglerausgang 6 anzuschließenden Verbraucher in einen elektrischen Zweig geschaltet ist, der zwischen dem Spannungsreglerausgang 6 und dem internen ohmschen Widerstand  $R_Z$  in Richtung Masse abzweigt.

Die Abschätzung der Pol- und Nullstellenfrequenzen ist folgende:

$R_{Lges}$  ist minimal  $\approx 1,5 \text{ V} / 0,1 \text{ A} = 15 \Omega$  und maximal 150 k $\Omega$ .  $f_{p1}$  liegt somit im Bereich von  $\approx 1 \text{ Hz}$  bis 10 kHz.

Der interne ohmsche Widerstand  $R_Z$  wird zu 0,32  $\Omega$  gewählt. Der Fehlspannungsabfall an  $R_Z$  bei Maximalstrom ist maximal  $0,32 \Omega \cdot 0,1 \text{ A} = 0,032 \text{ V}$ .

Bei einer Kapazität von  $C_L = 1 \mu F$  und einem Widerstand  $R_Z = 0,32 \Omega$  liegt die gewünschte Nullstelle bei  $f_z = 1 / (2 \cdot \pi \cdot 0,32 \Omega \cdot 1 \mu F) \approx 500 \text{ kHz}$ .

Der zugehörige Frequenzgang ist in Fig. 4 dargestellt (Kurve "Frequenzgangkorrektur durch Nullstelle"). Der Frequenzgang weist in jedem zulässigen Lastfall ausreichend Phasenreserve

9 auf. Fig. 4 entspricht 10% der maximalen Last ( $f_{p1} = 1$  kHz). Bei Betrachtung des Phasengangs in Fig. 4 ist ersichtlich, daß auch bei minimaler Last ( $f_{p1} = 1$  Hz) und bei Vollast ( $f_{p1} = 10$  kHz) die Phasenreserve  $45^\circ$  nicht unterschreiten würde.

Vergleicht man das in Fig. 6 dargestellte Ausführungsbeispiel 11 mit dem in Fig. 1 dargestellten Ausführungsbeispiel 10 des erfindungsgemäßen Spannungsreglers, so ist festzustellen, daß der Widerstand  $R_2$  aus der Spannungsteilerschaltung nach Fig. 1 bei dem Ausführungsbeispiel von Fig. 6 in zwei Teile  $R_2'$  und  $R_2''$  geteilt ist.

Bei dem in Fig. 6 dargestellten Ausführungsbeispiel des erfindungsgemäßen Spannungsreglers 11 wird die Frequenzweiche 2 im Wesentlichen aus  $R_1$ ,  $R_2'$ ,  $R_2''$  und  $CF$  gebildet. Näherungsweise gilt:  $f_w \approx 1/(2 \cdot \pi \cdot CF \cdot (R_2'' \parallel (R_1 + R_2')))$ .

Wie alle anderen Bauelemente innerhalb des Spannungsreglers 11 nach Fig. 6 ist auch die Kapazität  $CF$  am Chip integriert. Möglich ist eine Realisierung der Kapazität  $CF$  als Gatekapazität oder Sperrschichtkapazität, da im Betriebsfall ausreichend Spannung anliegt.

Eine Besonderheit des in Fig. 6 dargestellten Ausführungsbeispiels des erfindungsgemäßen Spannungsreglers 11 besteht darin, daß es nicht notwendig ist, die Punkte  $A_1$ ,  $A_2, \dots, A_N$  (siehe Fig. 6) elektrisch unmittelbar zu verbinden. Dynamisch und statisch liegen die Punkte  $A_1$ ,  $A_2, \dots, A_N$  auf gleichem Potential, da die Belastung des Punktes  $A_N$  durch  $CF$  vernachlässigbar ist.

Wie schon bei dem Ausführungsbeispiel 10 von Fig. 1, so sind auch bei dem Ausführungsbeispiel des erfindungsgemäßen Spannungsreglers 11 nach Fig. 6 die gesteuerten Stromquellen  $Q_1$ ,  $Q_2, \dots, Q_N$  als Transistoren ausgebildet. Ein besonderer Vorteil des Ausführungsbeispiels des erfindungsgemäßen Span-

nungsreglers 11 nach Fig. 6 besteht darin, daß jeder Einzeltransistor  $Q_1, Q_2, \dots, Q_N$  mit einem Vorwiderstand der Größe  $R_Z \cdot N$  versehen ist, was zu einem erhöhten ESD-Schutz führt. Bei Verwendung von Bipolartransistoren für  $Q_1, Q_2, \dots, Q_N$  ist  
5 die Anbringung der Serienwiderstände  $R_Z \cdot N$  außerdem von besonderem Vorteil für deren thermische Entkopplung.

In ihrer frequenzmäßigen Funktion ist die Frequenzweiche ( $R_1, R_2', R_2'', CF$ ) bei der Schaltung des Ausführungsbeispiels 11  
10 nach Fig. 6 prinzipiell genauso ausgelegt wie die Frequenzweiche 2 in der Schaltung des Ausführungsbeispiels 10 nach Fig. 1. D.h., daß die Frequenzweiche ( $R_1, R_2', R_2'', CF$ ) Signale mit Frequenzen  $\ll f_w$  von B nach C und Signale mit Frequenzen  $\gg f_w$  von AN nach C überträgt. Außerdem ist auch  
15 im Ausführungsbeispiel des erfindungsgemäßen Spannungsreglers 11 von Fig. 6 der maximale Koppelfaktor der Frequenzweiche von  $AN \rightarrow C$  größer oder zumindest gleich dem maximalen Koppelfaktor der Frequenzweiche von  $B \rightarrow C$  gewählt, um keinen zusätzlichen Pol um  $f_w$  entstehen zu lassen.



## Patentansprüche

1. Spannungsregler (10, 11) mit

- einem Spannungsreglerausgang (6) zur Bereitstellung einer  
5 geregelten Ausgangsspannung ( $U_{\text{aus}}$ ) und

- einem internen ohmschen Widerstand (RZ), welcher im internen Lastzweig des Spannungsreglers (10, 11) so angeordnet ist, daß er elektrisch seriell zur an den Spannungsreglerausgang (6) anzuschließenden externen Last (RL) liegt,

10 d a d u r c h g e k e n n z e i c h n e t,

daß der Spannungsregler so eingerichtet ist, daß

- sein interner elektrischer Regelungs-Rückkopplungspfad sowohl an einem ersten Punkt (A) vor dem internen ohmschen Widerstand (RZ), als auch an einem zweiten Punkt (B) hinter  
15 dem internen ohmschen Widerstand (RZ) abgegriffen wird, wobei der zweite Punkt (B) zwischen dem internen ohmschen Widerstand (RZ) und dem Spannungsreglerausgang (6) liegt, und  
- für Frequenzen oberhalb einer vorbestimmten Frequenz ( $f_w$ ) die Regelung im Wesentlichen direkt über den ersten Punkt  
20 (A) und nicht über den zweiten Punkt (B) wirksam ist, während für Frequenzen unterhalb der vorbestimmten Frequenz ( $f_w$ ) die Regelung im Wesentlichen über den Weg erster Punkt (A) - interner ohmscher Widerstand (RZ) - zweiter Punkt (B) erfolgt.

2. Spannungsregler (10, 11) nach Anspruch 1 mit

- einem Regelverstärker (1), der zwei Eingänge (3, 4) und einen Ausgang (5) aufweist, und

- einer gesteuerten Stromquelle (Q),

30 wobei

- der erste Eingang (3) des Regelverstärkers (1) zum Anschluß an eine Referenzspannungsquelle ( $U_{\text{ref}}$ ) dient,

- der zweite Eingang (4) des Regelverstärkers (1) an den elektrischen Rückkopplungspfad, der außerhalb des Regelverstärkers (1) vom Ausgang (5) des Regelverstärkers (1) über  
35 die gesteuerte Stromquelle (Q) zum zweiten Eingang (4) des Regelverstärkers (1) führt, angeschlossen ist,

- zwischen der gesteuerten Stromquelle (Q) und dem zweiten Eingang (4) des Regelverstärkers (1) vom elektrischen Rückkopplungspfad ein elektrischer Ausgangspfad zum Spannungsreglerausgang (6) abzweigt (A), in dem zwischen der Abzweigung (A) und dem Spannungsreglerausgang (6) seriell der interne ohmsche Widerstand (RZ) angeordnet ist,
  - der Spannungsregler (10, 11) ferner eine Frequenzweiche (2), die zwei Eingänge (7, 8) und einen Ausgang (C) hat, aufweist,
  - die Frequenzweiche (2) mit ihrem ersten Eingang (7) und ihrem Ausgang (C) derart seriell in den elektrischen Rückkopplungspfad geschaltet ist, daß ihr erster Eingang (7) in Richtung der Abzweigung (A) des elektrischen Ausgangspfades und ihr Ausgang (C) in Richtung des zweiten Eingangs (4) des Regelverstärkers (1) weist,
  - der zweite Eingang (8) der Frequenzweiche (2) an einen weiteren elektrischen Pfad angeschlossen ist, der zwischen dem internen ohmschen Widerstand (RZ) und dem Spannungsreglerausgang (6) vom elektrischen Ausgangspfad abzweigt (B) und
  - die Frequenzweiche (2) so ausgelegt ist, daß
    - die Frequenzweiche (2) Signale mit Frequenzen oberhalb einer vorbestimmten Weichenfrequenz ( $f_w$ ) von ihrem ersten Eingang (7) zu ihrem Ausgang (C) überträgt,
    - die Frequenzweiche (2) Signale mit Frequenzen unterhalb der vorbestimmten Weichenfrequenz ( $f_w$ ) von ihrem zweiten Eingang (8) zu ihrem Ausgang (C) überträgt, und
    - der jeweils andere interne Pfad der Frequenzweiche (2) für Signale aus dem jeweils anderen Frequenzbereich im Wesentlichen gesperrt ist.
3. Spannungsregler (10, 11) nach Anspruch 2, dadurch gekennzeichnet, daß der maximale Koppelfaktor der Frequenzweiche (2) von ihrem ersten Eingang (7) zu ihrem Ausgang (C) größer als der oder gleich dem maximale(n) Koppelfaktor von ihrem zweiten Eingang (8) zu ihrem Ausgang (C) ist.

4. Spannungsregler (10, 11) nach Anspruch 2 oder 3,  
dadurch gekennzeichnet,  
daß der Regelverstärker (1) ein Operationsverstärker ist.

5 5. Spannungsregler (10) nach einem der Ansprüche 2 bis 4,  
dadurch gekennzeichnet, daß  
- der genannte weitere elektrische Pfad eine Spannungsteiler-  
schaltung aufweist und  
- der zweite Eingang (8) der Frequenzweiche (2) zwischen Wi-  
10 derständen (R1, R2) der Spannungsteilerschaltung an den  
weiteren elektrischen Pfad angeschlossen ist.

6. Spannungsregler (11) nach Anspruch 2,  
dadurch gekennzeichnet,  
15 daß die Frequenzweiche ein passives RC-Filter (CF, R1, R2',  
R2'') ist.

7. Spannungsregler (11) nach Anspruch 6,  
dadurch gekennzeichnet,  
20 daß die Frequenzweiche eine Spannungsteilerschaltung (R1,  
R2', R2'') aufweist.

8. Spannungsregler (11) nach einem der vorhergehenden Ansprü-  
che,  
5 dadurch gekennzeichnet,  
daß der interne ohmsche Widerstand (RZ) als Parallelschaltung  
von N Einzelwiderständen ausgeführt ist, wobei N größer als 1  
ist.

30 9. Spannungsregler (11) nach einem der Ansprüche 2 bis 8,  
dadurch gekennzeichnet,  
daß die genannte gesteuerte Stromquelle Q als Parallelschal-  
tung von N einzelnen gesteuerten Stromquellen (Q1 bis QN)  
ausgeführt ist, wobei N größer als 1 ist.

10. Spannungsregler (11) nach auf Anspruch 8 rückbezogenem Anspruch 9,

d a d u r c h g e k e n n z e i c h n e t, daß

- jede der N einzelnen gesteuerten Stromquellen (Q1 bis QN) jeweils unmittelbar mit ihrem jeweils zugehörigen Einzelwiderstand aus der Menge der N Einzelwiderstände elektrisch verbunden ist, so daß sich N unmittelbare elektrische Verbindungen zwischen den N einzelnen gesteuerten Stromquellen (Q1 bis QN) und den N Einzelwiderständen ergeben,
- die genannten N unmittelbaren elektrischen Verbindungen untereinander nicht elektrisch verbunden sind und
- der erste Eingang der Frequenzweiche unmittelbar nur an eine der genannten N unmittelbaren elektrischen Verbindungen angeschlossen ist (AN).

11. Spannungsregler (10, 11) nach einem der vorhergehenden Ansprüche,

d a d u r c h g e k e n n z e i c h n e t,

daß die gesteuerte Stromquelle (Q) bzw. mindestens eine der N einzelnen gesteuerten Stromquellen (Q1 bis QN) ein Transistor ist.

12. Spannungsregler (10, 11) nach Anspruch 11,

d a d u r c h g e k e n n z e i c h n e t,

daß der Transistor ein FET oder ein Bipolartransistor ist.

13. Spannungsregler nach einem der vorhergehenden Ansprüche, g e k e n n z e i c h n e t d u r c h

eine interne Kapazität, die elektrisch parallel zur an den Spannungsreglerausgang anzuschließenden externen Last liegt und in einem elektrischen Zweig angeordnet ist, der zwischen dem internen ohmschen Widerstand und dem Spannungsreglerausgang in Richtung Masse abzweigt.

14. Spannungsregler (10, 11) nach einem der vorhergehenden Ansprüche,

d a d u r c h g e k e n n z e i c h n e t,

daß die Bemessungen seiner Bauelemente (1, 2, RZ, Q, R1, R2) so gewählt sind, daß eine Frequenz (fz), bei der seine Übertragungsfunktion eine Nullstelle hat, kleiner als seine Transitfrequenz (ft) ist.

5

15. Spannungsregler (10, 11) nach einem der vorhergehenden Ansprüche,

d a d u r c h g e k e n n z e i c h n e t,

daß er als integrierte Schaltung ausgeführt ist.

10

## Zusammenfassung

Ein Spannungsregler (10, 11) weist einen Spannungsreglerausgang (6) zur Bereitstellung einer geregelten Ausgangsspannung (U<sub>aus</sub>) und einen internen, seriell zu einer an den Spannungsreglerausgang (6) anzuschließenden externen Last (RL) angeordneten ohmschen Widerstand (RZ) auf. Ein interner elektrischer Regelungs-Rückkopplungspfad des Spannungsreglers (10, 11) wird sowohl an einem ersten Punkt (A) vor dem internen ohmschen Widerstand (RZ), als auch an einem zweiten Punkt (B) hinter dem internen ohmschen Widerstand (RZ) abgegriffen, wobei der zweite Punkt (B) zwischen dem internen ohmschen Widerstand (RZ) und dem Spannungsreglerausgang (6) liegt. Für Frequenzen oberhalb einer vorbestimmten Frequenz ( $f_w$ ) wird die Regelung im Wesentlichen direkt über den ersten Punkt (A) und nicht über den zweiten Punkt (B) wirksam, während für Frequenzen unterhalb der vorbestimmten Frequenz ( $f_w$ ) die Regelung im Wesentlichen über den Weg erster Punkt (A) - interner ohmscher Widerstand (RZ) - zweiter Punkt (B) erfolgt.

20

Fig. 1

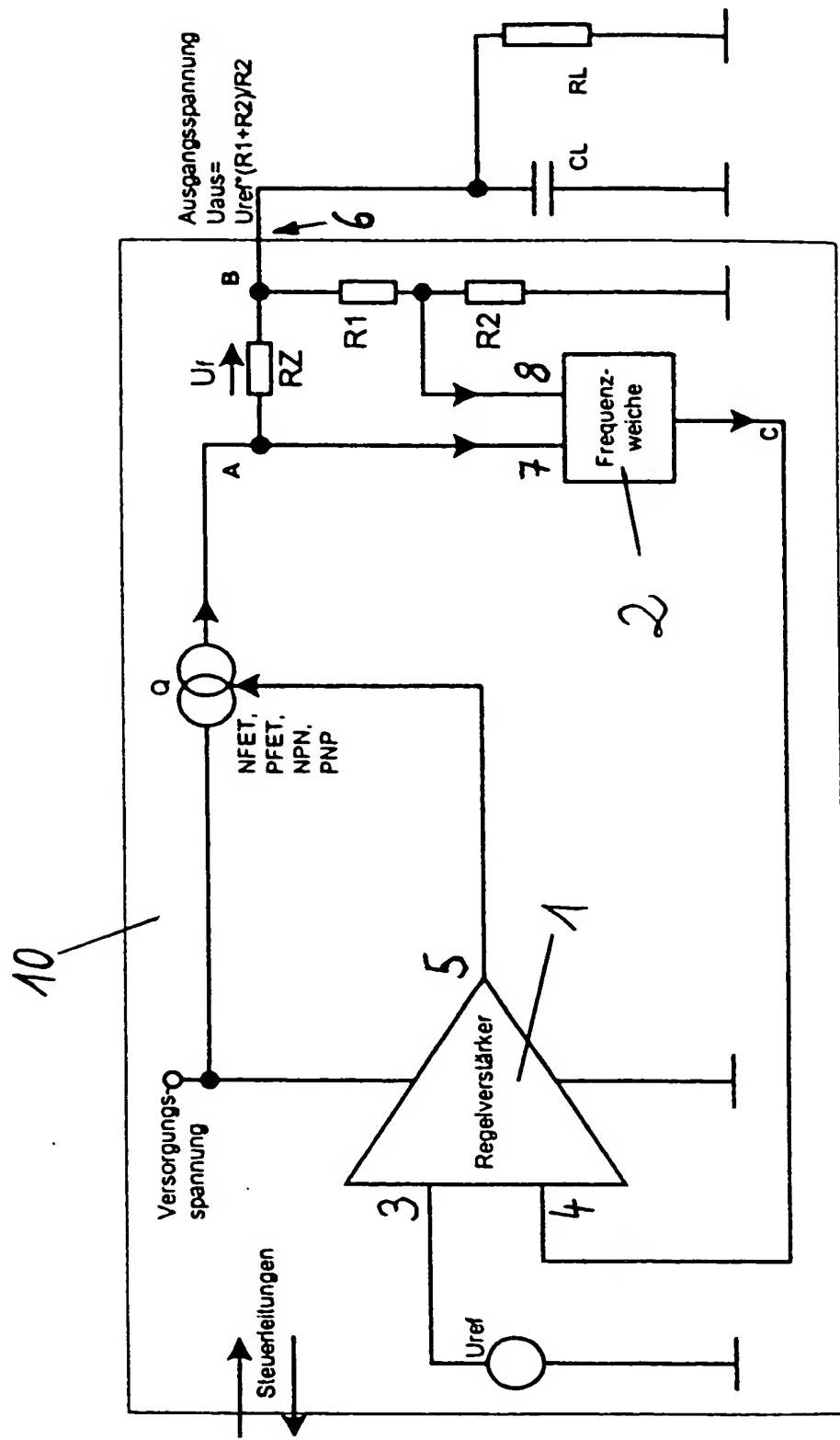


Fig. 1

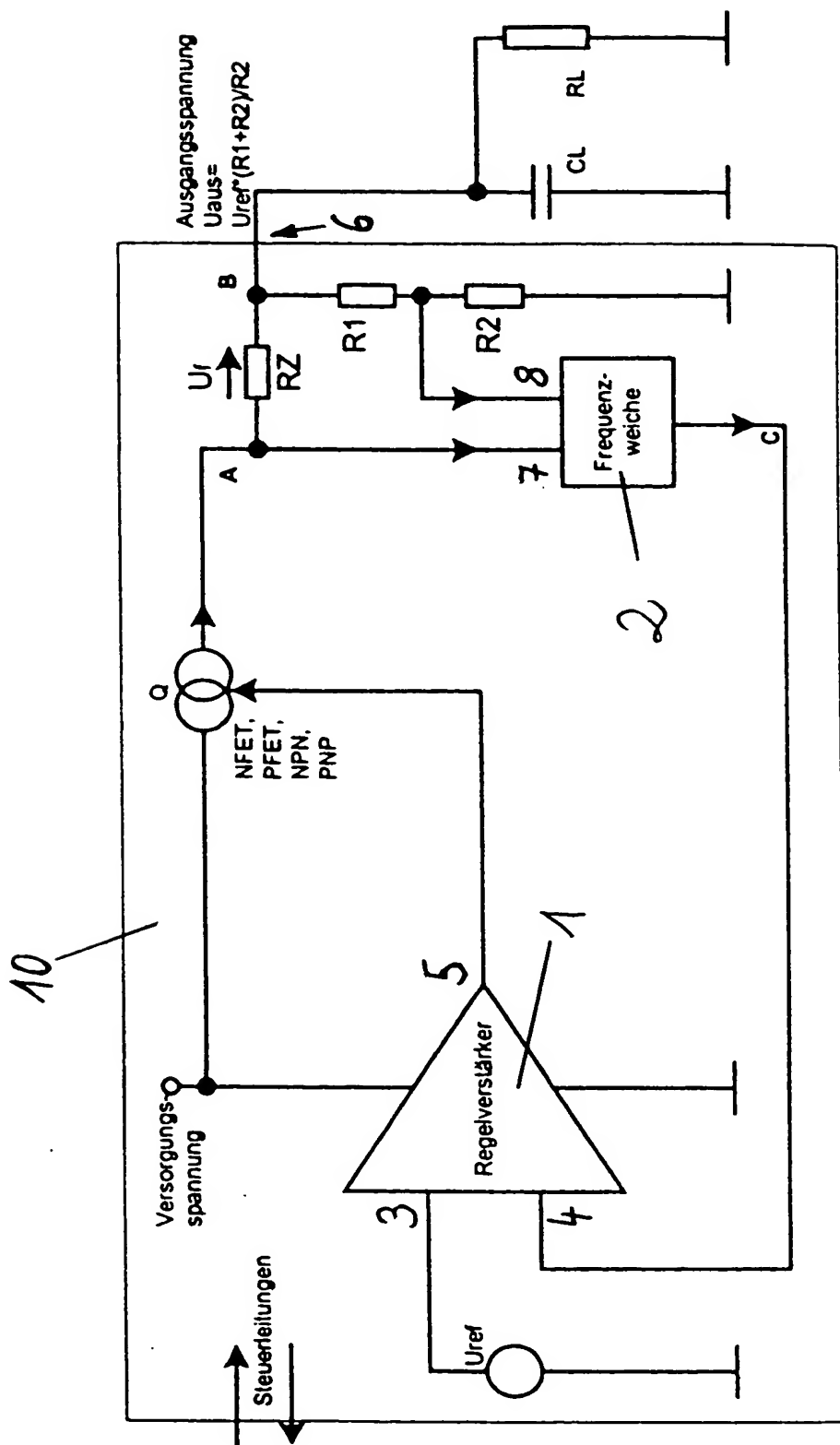


Fig. 1



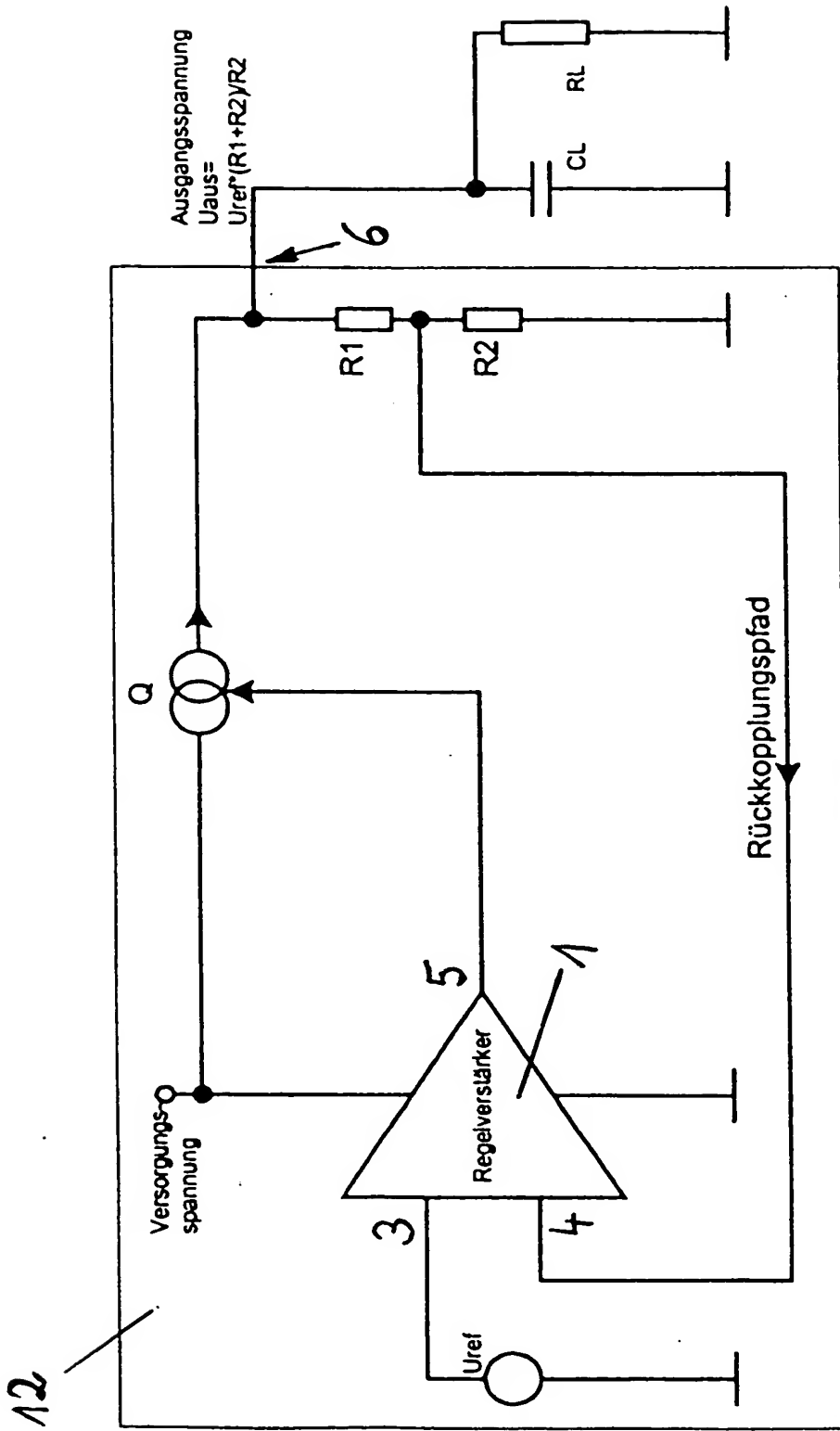


Fig. 2

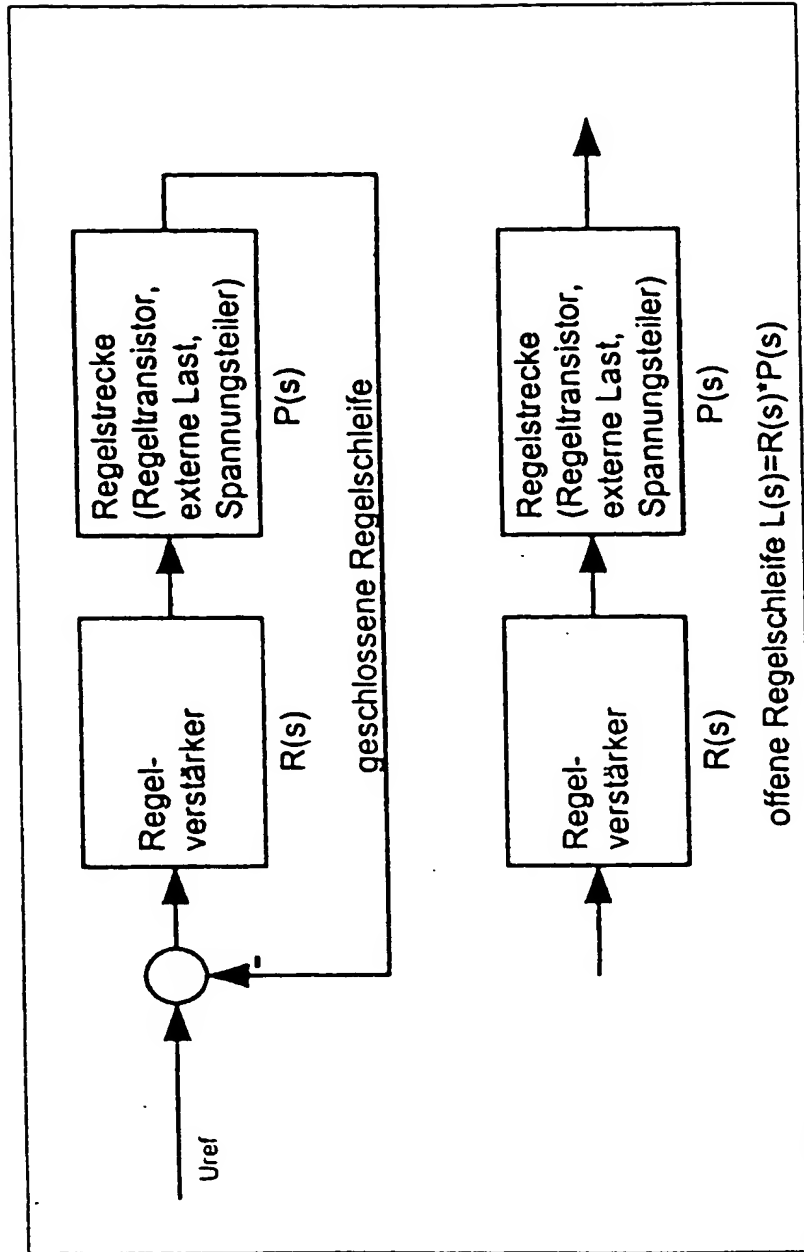
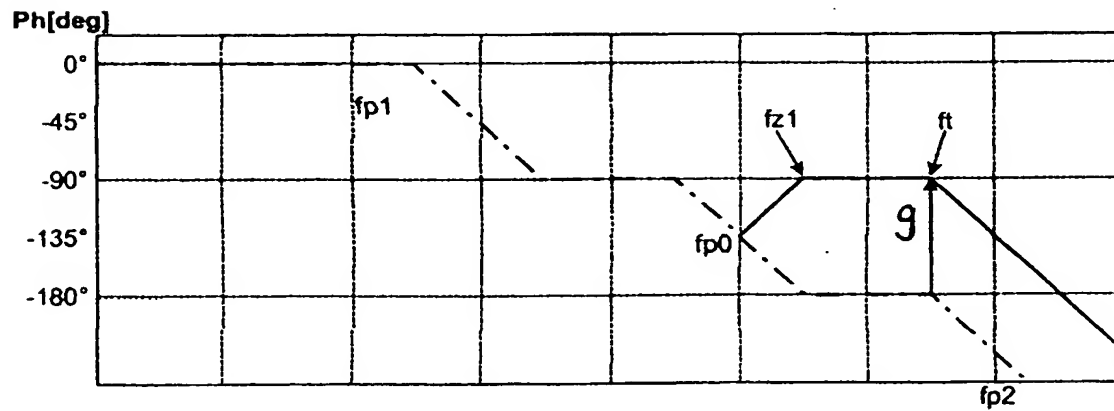
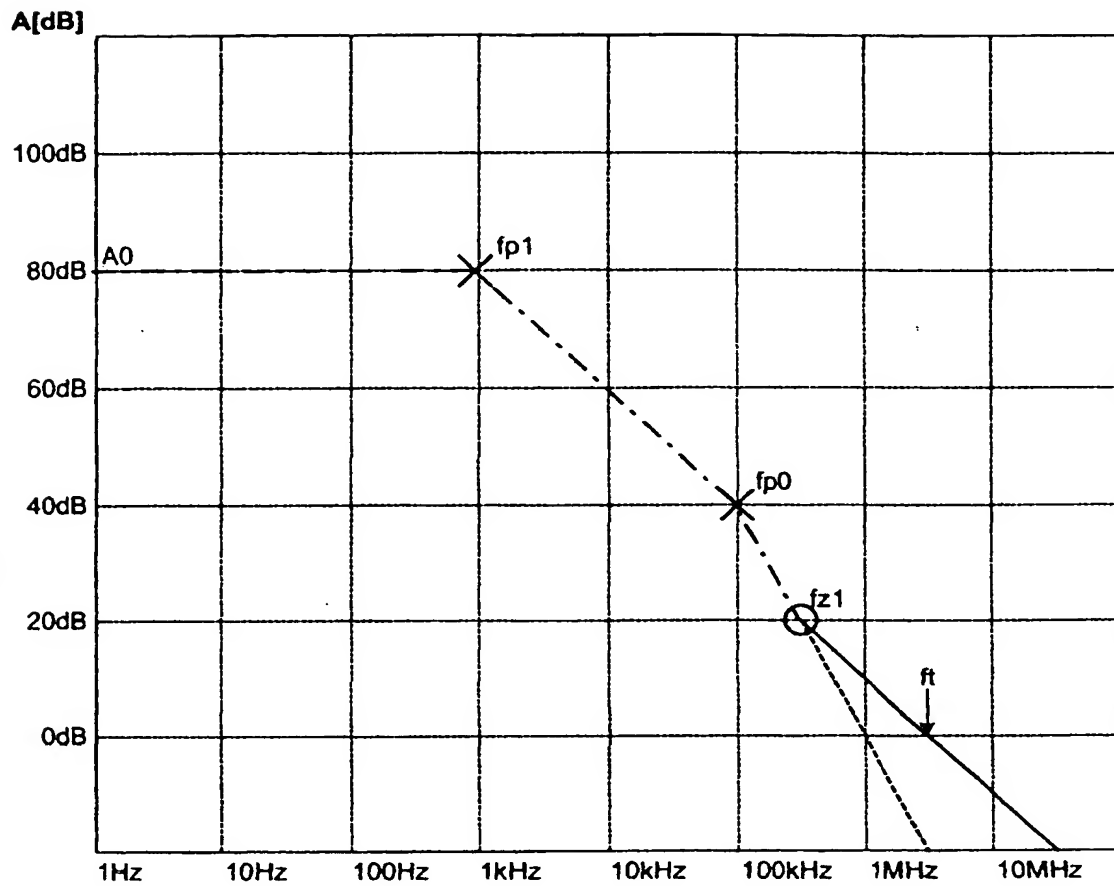


Fig. 3

4/6



--- Frequenzgang offene Schleife  
unkorrigiert

— Frequenzgangkorrektur durch Nullstelle

Fig. 4

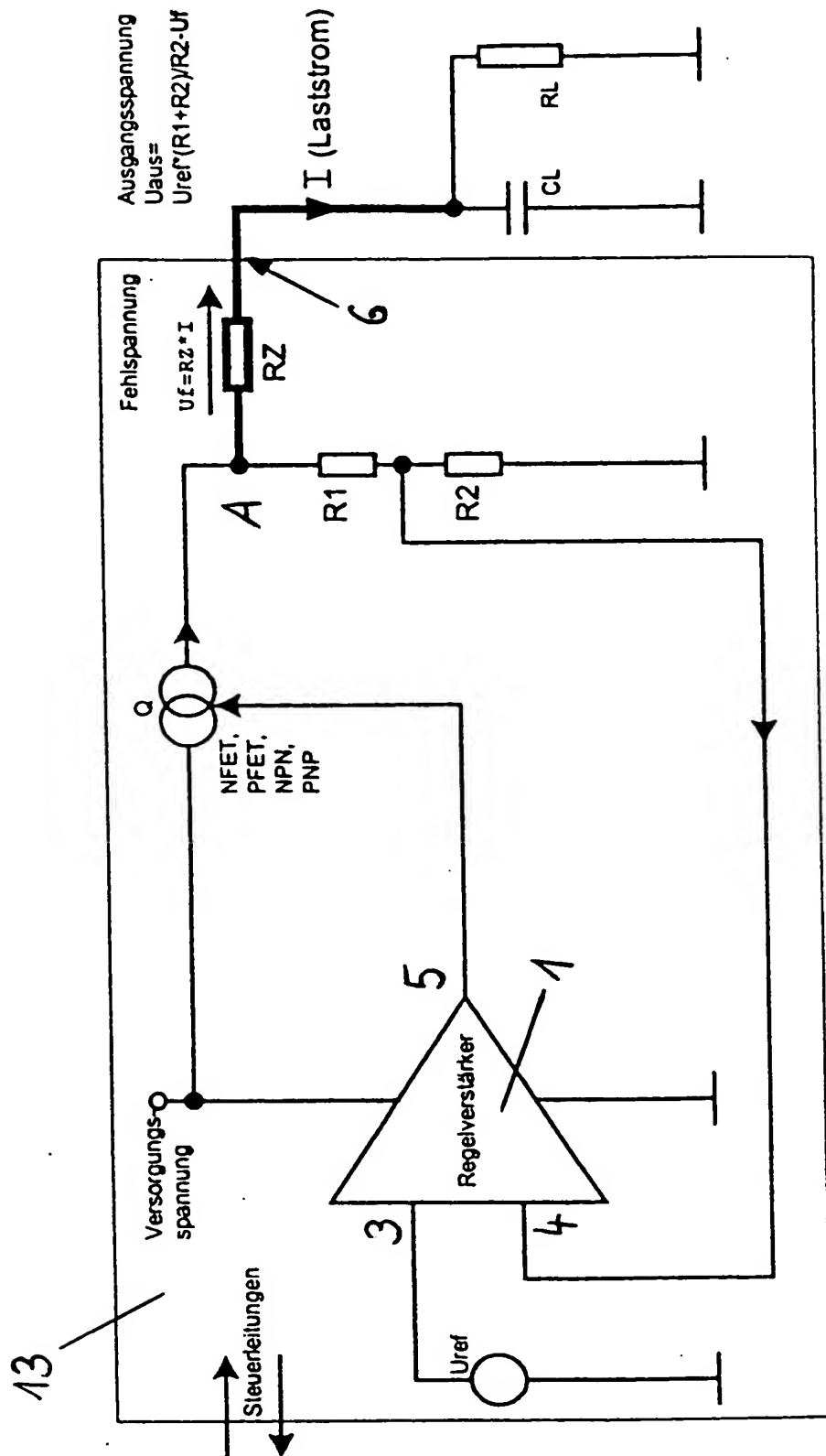


Fig. 5

6/6

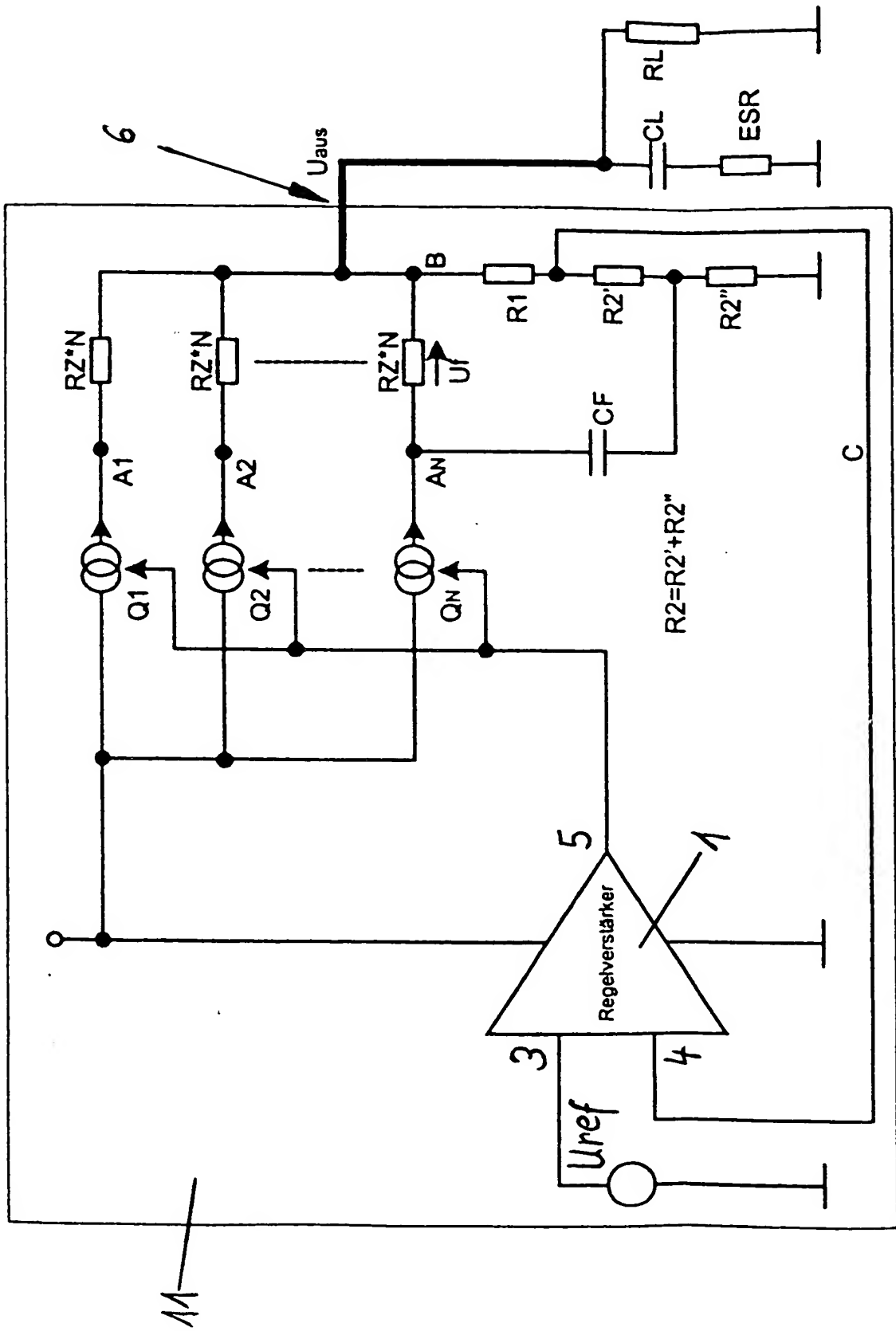


Fig. 6